



声联网科技
AVSNest Technology

AVS7516声音事件检测芯片
硬件数据手册

深圳声联网科技有限公司



0755-33349168



0755-33349798



www.avsnest.com



声联网官方订阅号



AVS7516 声音事件检测芯片硬件数据手册修正记录		
版本	发布日期	内容描述
1.0	2017-04-27	首次发布版本
1.1	2017-08-02	修订电路参考图等细节
1.2	2018-07-09	修订部分错误，更新部分电路参考图



重要声明

版权声明

版权归深圳声联网科技有限公司所有，保留所有权利。

商标声明

深圳声联网科技有限公司的产品是深圳声联网科技有限公司专有。在提及及其他公司及其产品时将使用各自公司所拥有的商标，这种使用的目的仅限于引用。本文档可能涉及深圳声联网科技有限公司的专利（或正在申请的专利）、商标、版权或其他知识产权，除非得到深圳声联网科技有限公司的明确书面许可协议，本文档不授予使用这些专利（或正在申请的专利）、商标、版权或其他知识产权的任何许可协议。

不作保证声明

深圳声联网科技有限公司不对此文档中的任何内容作任何明示或暗示的陈述或保证，而且不对特定目的的适销性及适用性或者任何间接、特殊或连带的损失承担任何责任。本手册内容若有变动，恕不另行通知。本手册例子中所用的公司、人名和数据若非特别声明，均属虚构。未得到深圳声联网科技有限公司明确的书面许可，不得为任何目的、以任何形式或手段（电子的或机械的）复制或传播手册的任何部分。

保密声明

本文档（包括任何附件）包含的信息是保密信息。接收人了解其获得的本文档是保密的，除用于规定的目的外不得用于任何目的，也不得将本文档泄露给任何第三方。

本软件产品受最终用户许可协议（EULA）中所述条款和条件的约束，该协议位于产品文档和/或软件产品的联机文档中，使用本产品，表明您已阅读并接受了EULA的条款。

版权所有：深圳声联网科技有限公司



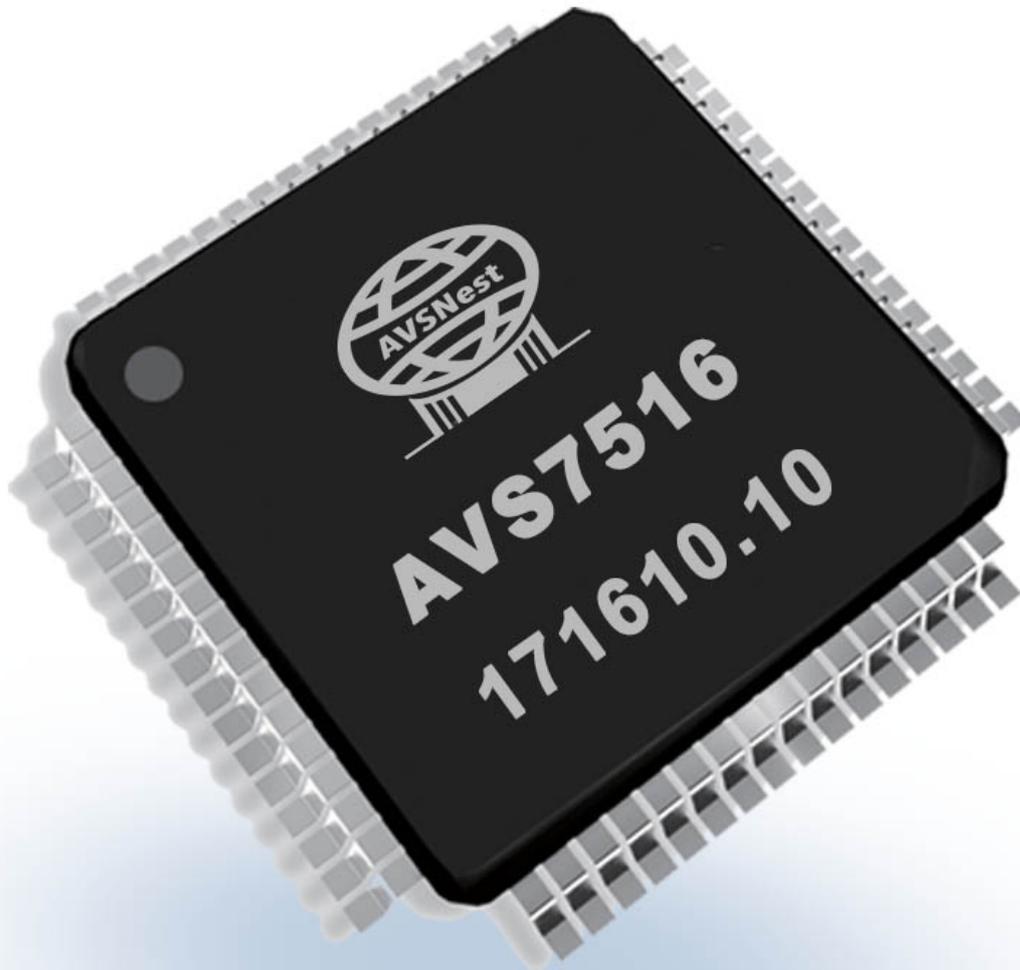
目 录

1. AVS7516 的封装信息	5
1.1 AVS7516 的 LQFP-64L 的封装图片	5
1.2 AVS7516 的引脚视图	6
1.3 AVS7516 的引脚定义	7
2 AVS7516 的参考电路	8
2.1 免责声明	8
2.2 典型应用电路	8
2.3 麦克风电路	9
2.4 电源电路	10
2.4.1 PowerIN	10
2.4.2 VREF (PIN18)	10
2.4.3 PLL_V12 (PIN24)	10
2.4.4 VDD2_0 (PIN23)	10
2.4.5 VDDI01_0 (PIN22)	10
2.5 复位方式	10
2.5.1 芯片复位外部条件	10
2.6 复位电路选择	11
2.7 与上位机通讯连接	12
2.7.1 UART 通讯	13
2.8 外接高速晶振	13
3 制板注意事项	14
3.1 晶振布局	14
3.2 电容布局	14
4 AVS7516 产品规格	14
4.1 AVS7516 的封装数据图	14
4.2 电气特性	15
4.2.1 极限参数	15
4.2.2 推荐电压工作范围	15
4.3 功耗	16

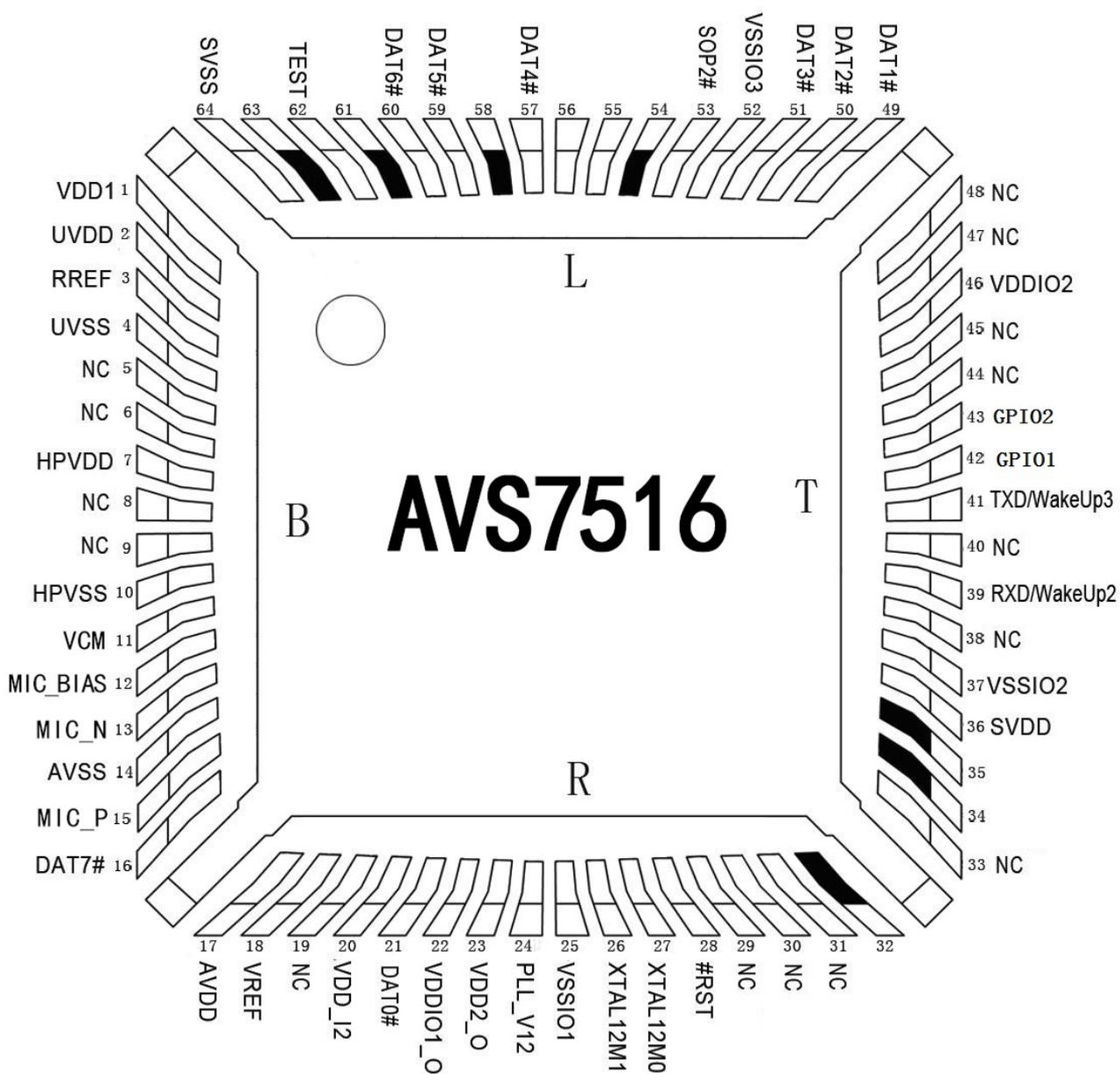


1. AVS7516 的封装信息

1.1 AVS7516 的 LQFP-64L 的封装图片



1.2 AVS7516 的引脚视图





1.3 AVS7516 的引脚定义

编号	引脚	说明	编号	引脚	说明
1	VDD1	1.2V 数字电源输入	33	NC	
2	UVDD	3.3V 模拟电源输入	34		Undefined
3	RREF	参考电压, 10K 下拉电阻	35		Undefined
4	UVSS	数字地	36	SVDD	3.3V 数字电源输入
5	NC		37	VSSI02	数字地
6	NC		38	NC	
7	HPVDD	3.3V 模拟电源输入	39	RXD/WakeU P2	串口接收/WakeUP2 不用时外接 10k 上拉电阻
8	NC		40	NC	
9	NC		41	TXD/WakeU P3	串口发送/WakeUP3
10	HPVSS	模拟地	42	GPI01	输出, 哭声状态指示
11	VCM	外接 10uF 滤波电容	43	GPI02	输出, 异响状态指示
12	MIC_BIAS	麦克偏置电压	44	NC	
13	MIC_N	麦克输入负, 不用时悬空	45	NC	
14	AVSS	模拟地	46	VDDI02	3.3V 数字电源输入
15	MIC_P	麦克输入正, 不用时悬空	47	NC	
16	DAT7#	数字信号线	48	NC	
17	AVDD	3.3V 模拟电源输入	49	DAT1#	数字信号线
18	VREF	参考电压, 外接 100nF 滤波电容	50	DAT2#	数字信号线
19	NC		51	DAT3#	数字信号线
20	VDD_I2	芯片供电, POWER_IN	52	VSSI03	数字地
21	DAT0#	数字信号线	53	SOP2#	外接 100K 上拉电阻
22	VDDI01_0	3.3V 输出, 最大驱动电流 100mA (给 PIN17 的 AVDD 和 PIN46 的 VDDI02 供电)	54		Undefined



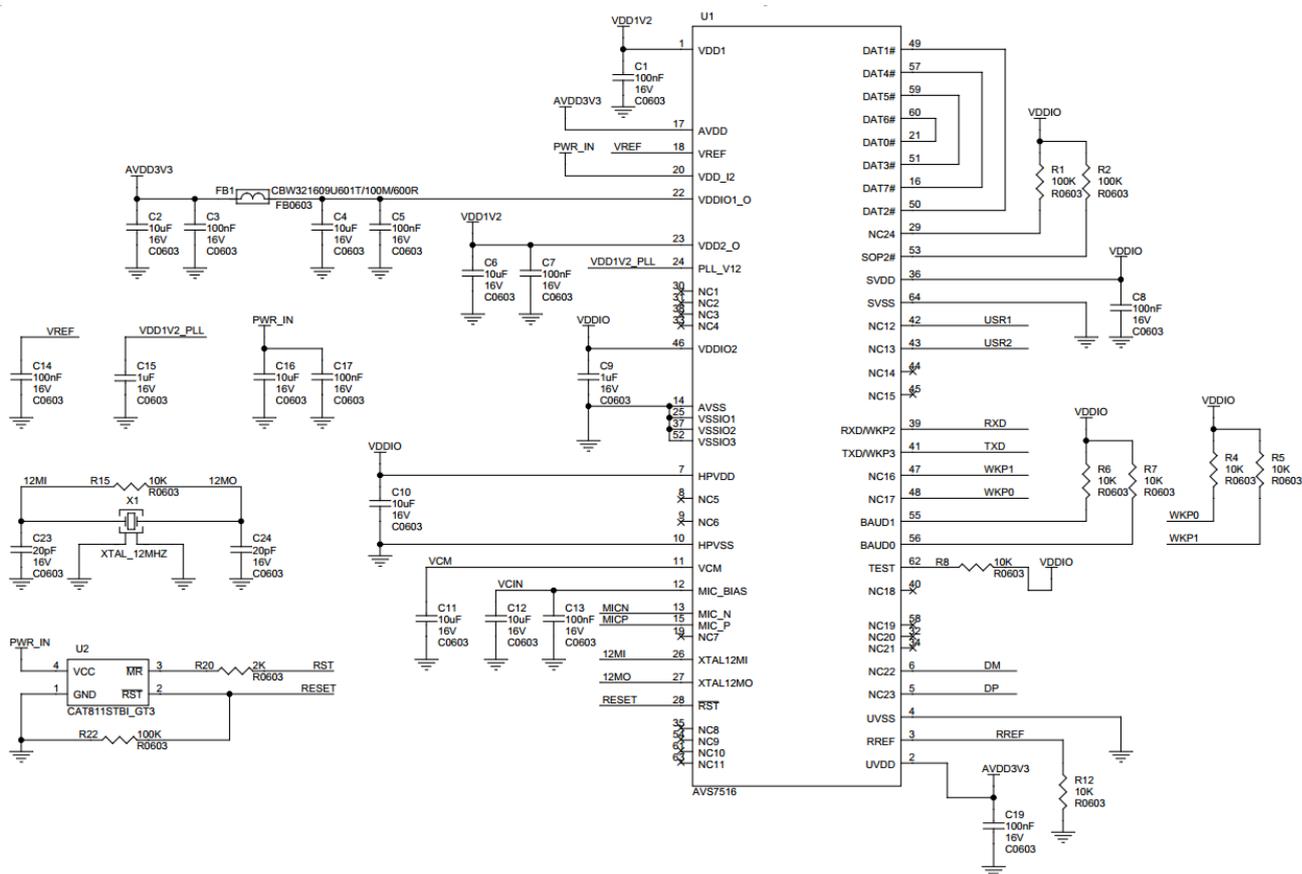
23	VDD2_0	1.2V 输出，给 PIN1 的 VDD1 供电	55	NC	
24	PLL_V12	外接滤波电容 0.1~1uF	56	NC	
25	VSSIO1	数字地	57	DAT4#	数字信号线
26	XTAL12MI	12M 晶振输入	58		Undefined
27	XTAL12MO	12M 晶振输出	59	DAT5#	数字信号线
28	#RST	复位（低电平有效）	60	DAT6#	数字信号线
29	NC		61		Undefined
30	NC		62	TEST	外接 10K 上拉电阻
31	NC		63		Undefined
32		Undefined	64	SVSS	数字地

2 AVS7516 的参考电路

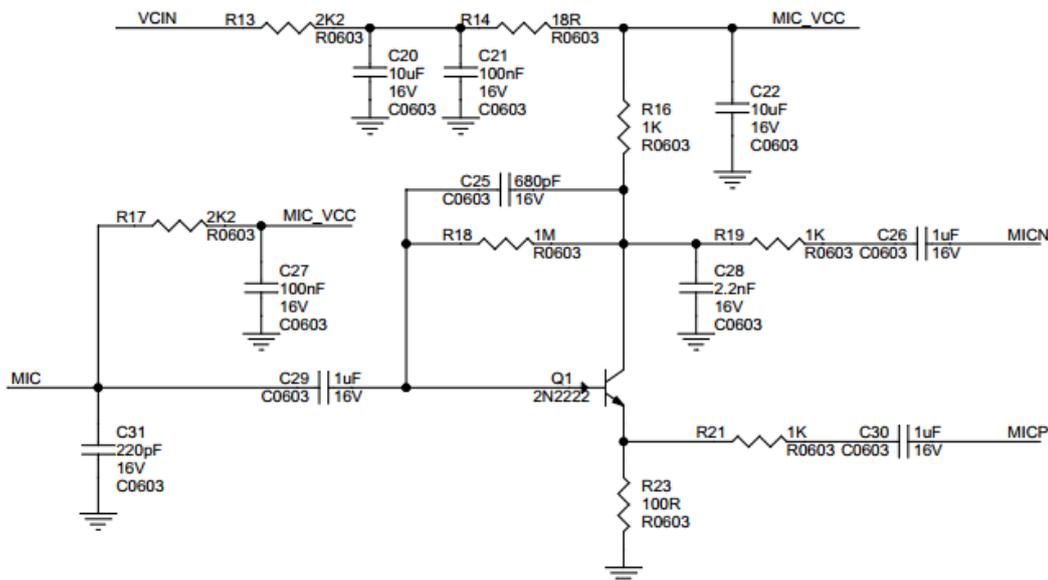
2.1 免责声明

画板完成后仔细与我公司提供的参考电路进行比对，若客户未按照我公司提供的参考电路设计而造成的损失我司概不负责。

2.2 典型应用电路



2.3 麦克风电路





2.4 电源电路

2.4.1 PowerIN

AVS7516 芯片集成了 LDO 供电模块，非常稳定可靠，VDD_I2 (20 PIN) 为 LDO 供电方式输入。

2.4.2 VREF (PIN18)

VREF 是芯片内部产生的一个电压参考源，电压为 1.5V。电源管理单元的所有电压输出都是以此电压作为基准。在硬件应用设计中只要外挂一个滤波电容即可。

2.4.3 PLL_V12 (PIN24)

LDO12_PLL 是MCU 内部PLL 倍频电路的专用供电电源，一般不用作其他用途供电。在应用设计中只需要在其输出管脚处添加一个0.1~1uF 的滤波电容即可。Layout 时此滤波电容必须靠近芯片管脚摆放。

2.4.4 VDD2_0 (PIN23)

LDO 部分 1.2V 电压输出，给内核 VDD1 (PIN1) 供电，

2.4.5 VDDI01_0 (PIN22)

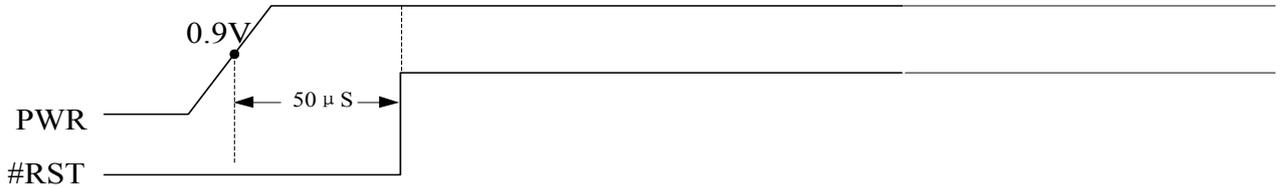
3.3V 输出，最大驱动电流 100mA(给 PIN17 的 AVDD 和 PIN46 的 VDDI02 供电)

2.5 复位方式

2.5.1 芯片复位外部条件

AVS7516 的 RST 是系统复位的控制管脚，**低电平有效**。

- 1) 在系统电压上升到最小可工作电压之后，必须保证 RST 上至少有 50uS 的有效复位电平,也就是“上电请复位”。
- 2) **注意：**50us 为最小复位时间，推荐使用专用复位芯片。

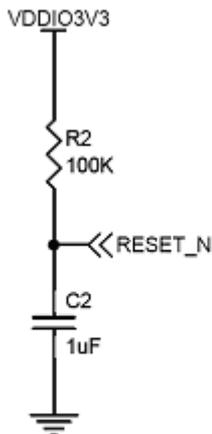


2.6 复位电路选择

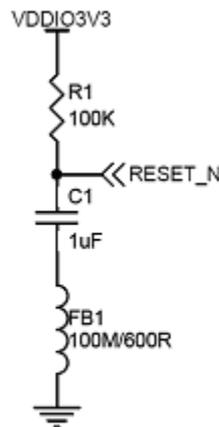
A) 可选择阻容复位电路，如下图：

高 ESD 复位电路：在电容的接地处串接一个磁珠可以大大降低由 ESD 引起的系统重启概率，从而可以提高系统的 ESD 免疫能力。

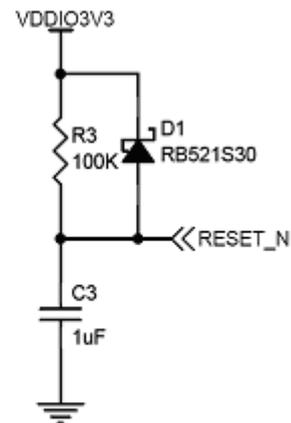
快速放电复位电路：在系统掉电时，RESET_N 管脚的电平会很快随着 VDDIO 的下降而下降。如果系统存在掉电之后又迅速上电或者电源浪涌比较大的情况，则建议使用此电路。



常规复位电路



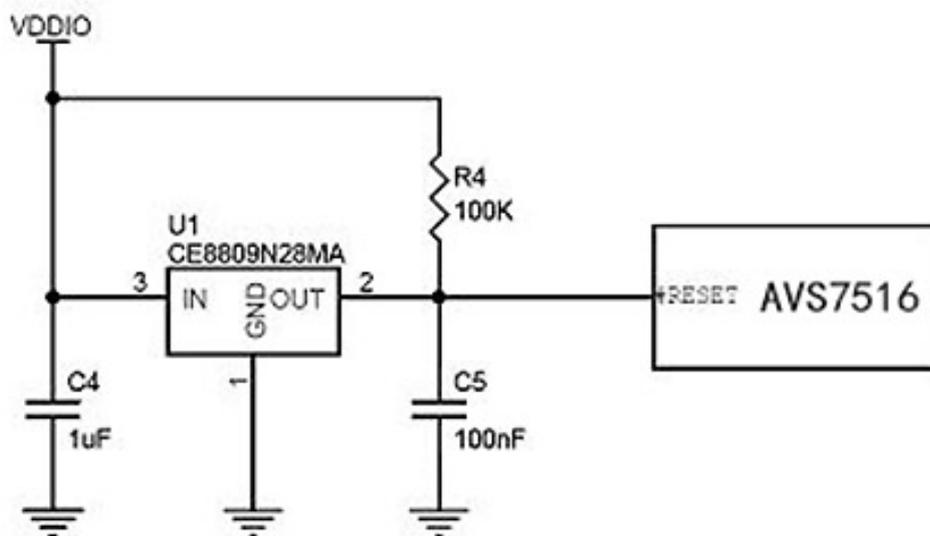
高ESD复位电路



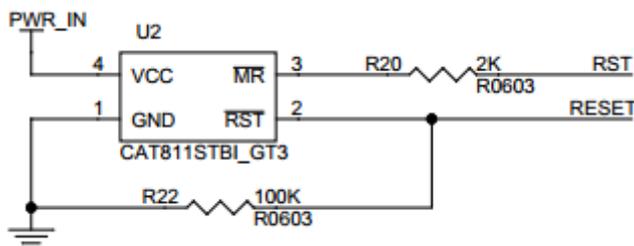
快速放电复位电路

B) 选择专用IC复位芯片（推荐）

采用专用的复位IC 来实现MCU 的复位，复位时间长而精度高，稳定性好。图中的CE8808N28MA 是2.8V 检测电压的复位IC，可以提供长达200ms 的复位延时时间，如下图：



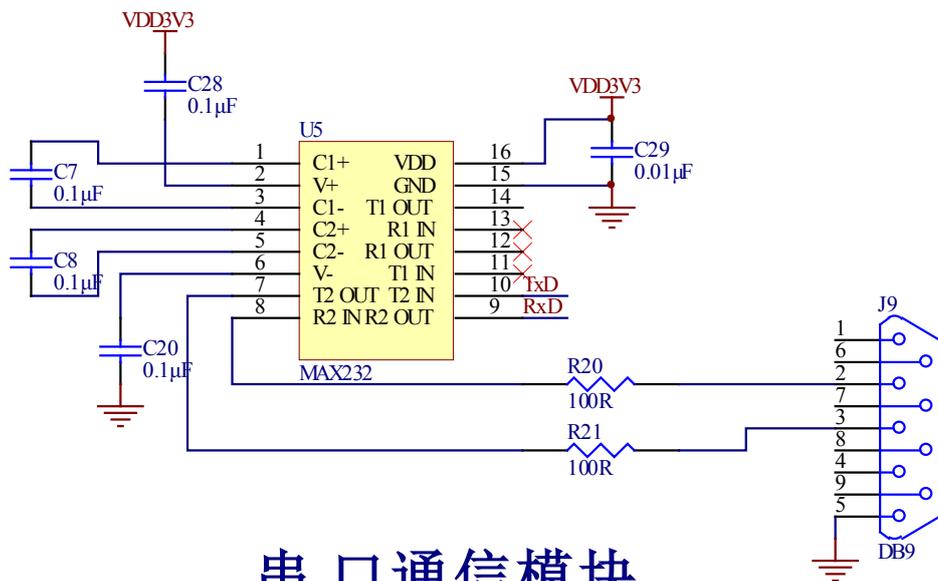
专用复位IC的复位电路



复位电路模块

RESET 连接 AVS7516 复位引脚 PIN28 (RESET)

2.7 与上位机通讯连接



串口通信模块

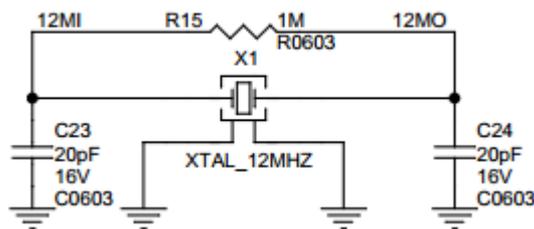
2.7.1 UART 通讯

AVS7516 声音事件检测芯片的 UART 通信接口只支持一种通信波特率：115200bps。

2.8 外接高速晶振

下图中的 R15 是反馈电阻，推荐使用 1M 欧姆。

下图中的电容 C23 和 C24 是时钟电路的谐振电容。和晶振匹配即可。



晶振电路

● **注意事项:**

12MHz 晶振的频率误差不要大于 ±50ppm ；

3 制板注意事项

3.1 晶振布局

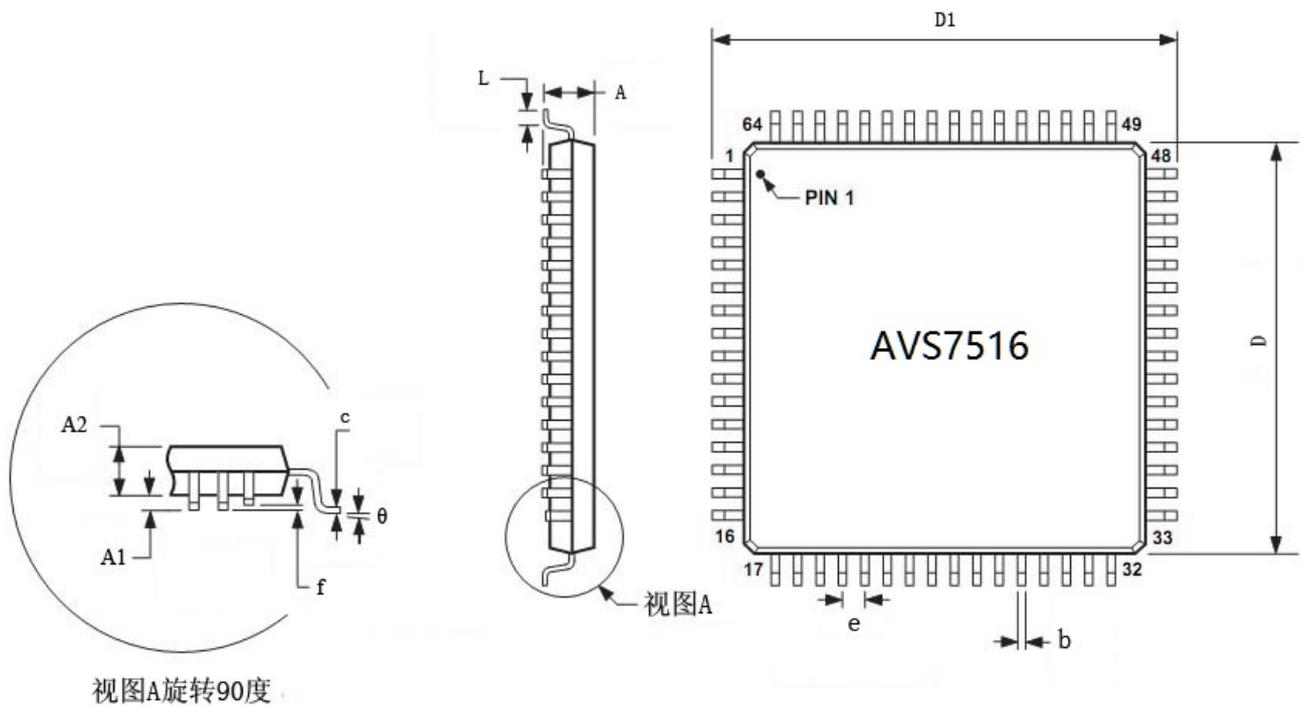
晶振应尽量靠近 AVS7516 的 PIN26 (12MI) 和 PIN27 (12MO) 管脚放置，遵循距离最短、走线宽、走线包地原则。同时，晶振的谐振电容应紧靠其两侧。

3.2 电容布局

AVS7516 的各 PIN 口的对应滤波电容应尽量靠近其相应管脚。

4 AVS7516 产品规格

4.1 AVS7516 的封装数据图





标注 \ 尺寸	最小 (mm)	最大 (mm)	标注 \ 尺寸	最小 (mm)	最大 (mm)
A		1.6	D1	11.80	12.20
A1	0.05	0.15	e	0.50 (BSC)	
A2	1.35	1.45	L	0.45	0.75
b	0.17	0.27	θ	0°	7°
c	0.09	0.20	F	0.08	
D	9.80	10.20			

AVS7516 外观形式和尺寸

4.2 电气特性

4.2.1 极限参数

参数	符号	最小值	最大值	单位
工作电压	VDD_I1/VDD_I2	-0.3	4.5	V
数字电源电压	VDD1	-0.3	1.32	V
数字输入输出电压	VDDIO2	-0.3	3.63	V
	SVDD	-0.5	4.00	V
模拟电源电压	UVDD	-0.3	3.63	V
	AVDD	-0.3	3.63	V
	HPVDD	-0.3	3.40	V
最高工作温度范围	T _o	-40	85	°C
存储温度	T _s	-55	125	°C

4.2.2 推荐电压工作范围



参数	符号	最小值	典型值	最大值	单位
工作电压	VDD_I1/VDD_I2	3.1	3.6	4.5	V
数字电源电压	VDD1	1.08	1.20	1.32	V
数字输入输出电压	VDDI02	2.97	3.30	3.63	V
	SVDD	3.00	3.30	3.63	V
模拟电源电压	UVDD	3.00	3.30	3.63	V
	AVDD	3.15	3.30	3.63	V
	HPVDD	3.15	3.30	3.63	V

4.3 功耗

正常工作状态下		Standby
识别	空闲	
53mA	16mA	3mA